

METHOD FOR MANUFACTURING SUBSTRATE FOR PACKAGING IC CHIP

Patent Number: JP2003046256 **JP 2003 046256**
Publication date: 2003-02-14
Inventor(s): TANAKA HIRONORI; ASAI MOTOO
Applicant(s): IBIDEN CO LTD
Requested Patent: ☒ JP2003046256
Application Number: JP20010284047 20010918
Priority Number(s):
IPC Classification: H05K3/46; H01L31/02; H01L31/12; H01L33/00; H01S5/022
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a method for manufacturing a substrate for packaging IC chip that achieves optical communication having excellent connection reliability, and at the same time can contribute to the miniaturization of terminal equipment.

SOLUTION: In the method for manufacturing a substrate for packaging IC chip, a substrate 1 for inserting optic elements and a package substrate 21 are manufactured for laminating, and at least following processes (1) to (3) should be performed. In an optic element packaging process (1), the optic elements are electrically connected to a conductor circuit on the package substrate after optic elements 38 and 39 are packaged onto the surface of the package substrate that is exposed from a through hole formed on the substrate for inserting optic elements. In a resin fill layer formation process (2), the through hole that is formed on the substrate for inserting optic elements is filled with a resin composition 41, and a resin fill layer is formed. In a solder resist layer formation process (3), a solder resist layer 34 is formed on the exposure surface of the substrate for inserting optic elements.

Data supplied from the esp@cenet database - I2

BLANK PAGE

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-46256

(P2003-46256A)

(43) 公開日 平成15年2月14日 (2003.2.14)

(51) Int.Cl. ⁷	識別記号	F.I	テームコード [*] (参考)
H 0 5 K 3/46		H 0 5 K 3/46	Q 5 E 3 4 6 L 5 F 0 4 1 N 5 F 0 7 3 G 5 F 0 8 8 N 5 F 0 8 9
H 0 1 L 31/02 31/12		H 0 1 L 31/12 33/00	
審査請求 未請求 請求項の数 4 O L (全 17 頁) 最終頁に続く			

(21) 出願番号 特願2001-284047(P2001-284047)
(22) 出願日 平成13年9月18日 (2001.9.18)
(31) 優先権主張番号 特願2001-157856(P2001-157856)
(32) 優先日 平成13年5月25日 (2001.5.25)
(33) 優先権主張国 日本 (J P)

(71) 出願人 000000158
イビデン株式会社
岐阜県大垣市神田町2丁目1番地
(72) 発明者 田中 宏徳
岐阜県揖斐郡揖斐川町北方1-1 イビデ
ン株式会社大垣北工場内
(72) 発明者 浅井 元雄
岐阜県揖斐郡揖斐川町北方1-1 イビデ
ン株式会社大垣北工場内
(74) 代理人 100086586
弁理士 安富 康男

最終頁に続く

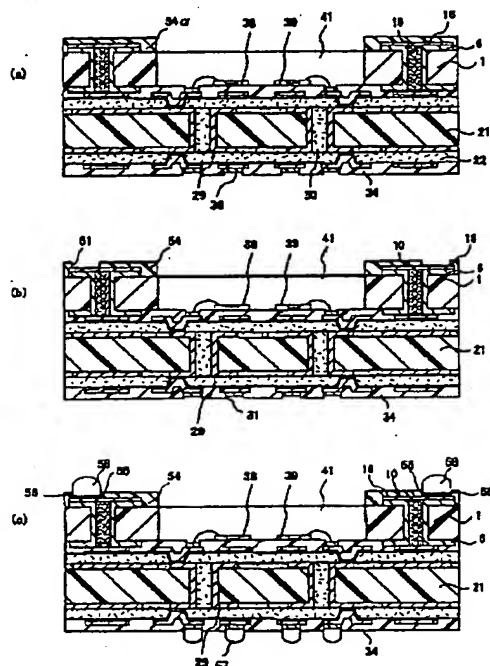
(54) 【発明の名称】 ICチップ実装用基板の製造方法

(57) 【要約】 (修正有)

【課題】 接続信頼性に優れた光通信を達成するとともに、端末機器の小型化に寄与することができるICチップ実装用基板の製造方法を提供する。

【解決手段】 光学素子挿入用基板1とパッケージ基板21とを作製し、両者を貼り貼り合わせた後、少なくとも下記(1)～(3)の工程を行うことを特徴とするICチップ実装用基板の製造方法。

(1) 上記光学素子挿入用基板に形成した貫通孔より露出したパッケージ基板の表面に光学素子38、39を取り付けた後、上記光学素子と上記パッケージ基板の導体回路とを電気的に接続する光学素子実装工程、(2) 上記光学素子挿入用基板に形成した貫通孔内に樹脂組成物41を充填し、樹脂充填層を形成する樹脂充填層形成工程、および、(3) 上記光学素子挿入基板の露出面にソルダーレジスト層34を形成するソルダーレジスト層形成工程。



【特許請求の範囲】

【請求項1】 (a) 基板aの両面に導体回路を形成するとともに、前記基板aを挟んだ導体回路間を接続するスルーホールを形成する導体回路形成工程、(b) 導体回路を形成した基板aの片面の導体回路非形成部の少なくとも一部に接着剤層を形成する接着剤層形成工程、および、(c) 接着剤層を形成した基板aの一部に貫通孔を形成する貫通孔形成工程、を経て作製した光学素子挿入用基板と、(A) 基板Aの両面に導体回路を形成する第一の導体回路形成工程、(B) 前記導体回路を形成した基板A上に、ビアホールを有する層間樹脂絶縁層を形成するとともに、前記層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程、および、(C) 最外層にソルダーレジスト層を形成するソルダーレジスト層形成工程、を経て作製したパッケージ基板と、を貼り合わせた後、少なくとも下記(1)～(3)の工程を行うことを特徴とするICチップ実装用基板の製造方法。

(1) 前記光学素子挿入用基板に形成した貫通孔より露出したパッケージ基板の表面に光学素子を取り付けた後、前記光学素子と前記パッケージ基板の導体回路とを電気的に接続する光学素子実装工程、(2) 前記光学素子挿入用基板に形成した貫通孔内に樹脂組成物を充填し、樹脂充填層を形成する樹脂充填層形成工程、および、(3) 前記光学素子挿入基板の露出面にソルダーレジスト層を形成するソルダーレジスト層形成工程。

【請求項2】 前記(1)の工程において、ワイヤボンディングにより光学素子とパッケージ基板とを電気的に接続する請求項1に記載のICチップ実装用基板の製造方法。

【請求項3】 前記(2)の工程で形成する樹脂充填層は、その上面と下面との間の垂直方向の通信波長光の透過率が90%以上である請求項1または2に記載のICチップ実装用基板の製造方法。

【請求項4】 前記(2)の工程で形成する樹脂充填層は、長さ1mmあたりの通信波長光の透過率が90%以上である請求項1または2に記載のICチップ実装用基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ICチップ実装用基板の製造方法に関する。

【0002】

【従来の技術】近年、通信分野を中心として光ファイバに注目が集まっている。特にIT(情報技術)分野においては、高速インターネット網の整備に、光ファイバを用いた通信技術が必要となる。光ファイバは、①低損失、②高帯域、③細径・軽量、④無誘導、⑤省資源等の特徴を有しており、この特徴を有する光ファイバを用いた通信システムでは、従来のメタリックケーブルを用いた通信システムに比べ、中継器数を大幅に削減すること

ができ、建設、保守が容易になり、通信システムの経済化、高信頼性を図ることができる。

【0003】また、光ファイバは、一つの波長の光だけでなく、多くの異なる波長の光を1本の光ファイバで同時に多重伝送することができるため、多様な用途に対応可能な大容量の伝送路を実現することができ、映像サービス等にも対応することができる。

【0004】そこで、このようなインターネット等のネットワーク通信においては、光ファイバで用いた光通信を、基幹網の通信のみならず、基幹網と端末機器(パソコン、モバイル、ゲーム等)との通信や、端末機器同士の通信にも用いることが提案されている。

【0005】このように基幹網と端末機器との通信等に光通信を用いる場合、端末機器において情報(信号)処理を行うICが、電気信号で動作するため、端末機器には、光→電気変換器や電気→光変換器等の光信号と電気信号とを変換する装置(以下、光/電気変換器ともいう)を取り付ける必要がある。そこで、従来の端末機器では、例えば、ICチップを実装したパッケージ基板、光信号を処理する受光素子や発光素子等の光学部品等を別々に実装し、これらに電気配線や光導波路を接続し、信号伝送および信号処理を行っていた。

【0006】

【発明が解決しようとする課題】このような従来の端末機器では、IC実装パッケージ基板と光学部品とを別々に実装しているため、装置全体が大きくなり、端末機器の小型化を妨げる要因となっていた。また、従来の端末機器では、IC実装パッケージ基板と光学部品との距離が離れているため、電気配線距離が長く、信号伝送時にクロストークノイズ等による信号エラー等が発生しやすかった。

【0007】

【課題を解決するための手段】そこで、本発明者等は、接続信頼性に優れた光通信を達成するとともに、端末機器の小型化に寄与することができるICチップ実装用基板を製造する方法について鋭意検討した結果、ICチップ実装用基板を製造する際に各種光学部品を実装することにより上述した問題の発生しないICチップ実装用基板を製造することができることに想到し、下記の構成からなる本発明のICチップ実装用基板の製造方法を完成させた。

【0008】即ち、本発明のICチップ実装用基板の製造方法は、(a) 基板aの両面に導体回路を形成するとともに、上記基板aを挟んだ導体回路間を接続するスルーホールを形成する導体回路形成工程、(b) 導体回路を形成した基板aの片面の導体回路非形成部の少なくとも一部に接着剤層を形成する接着剤層形成工程、および、(c) 接着剤層を形成した基板aの一部に貫通孔を形成する貫通孔形成工程、を経て作製した光学素子挿入用基板と、(A) 基板Aの両面に導体回路を形成する第

一の導体回路形成工程、(B)上記導体回路を形成した基板A上に、バイアホールを有する層間樹脂絶縁層を形成するとともに、上記層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程、および、(C)最外層にソルダーレジスト層を形成するソルダーレジスト層形成工程、を経て作製したパッケージ基板と、を貼り合わせた後、少なくとも下記(1)～(3)の工程を行うことを特徴とする。

(1)上記光学素子挿入用基板に形成した貫通孔より露出したパッケージ基板の表面に光学素子を取り付けた後、上記光学素子と上記パッケージ基板の導体回路とを電気的に接続する光学素子実装工程、(2)上記光学素子挿入用基板に形成した貫通孔内に樹脂組成物を充填し、樹脂充填層を形成する樹脂充填層形成工程、および、(3)上記光学素子挿入基板の露出面にソルダーレジスト層を形成するソルダーレジスト層形成工程。

【0009】また、本発明のICチップ実装用基板の製造方法における(1)の工程においては、ワイヤボンディングにより光学素子とパッケージ基板とを電気的に接続することが望ましい。また、上記ICチップ実装用基板の製造方法の(2)の工程で形成する樹脂充填層は、その上面と下面との間の垂直方向の通信波長光の透過率が90%以上であることが望ましく、また、長さ1mmあたりの通信波長光の透過率が90%以上であることも望ましい。

【0010】

【発明の実施の形態】本発明のICチップ実装用基板の製造方法は、(a)基板aの両面に導体回路を形成するとともに、上記基板aを挟んだ導体回路間を接続するスルーホールを形成する導体回路形成工程、(b)導体回路を形成した基板aの片面の導体回路非形成部の少なくとも一部に接着剤層を形成する接着剤層形成工程、および、(c)接着剤層を形成した基板aの一部に貫通孔を形成する貫通孔形成工程、を経て作製した光学素子挿入用基板と、(A)基板Aの両面に導体回路を形成する第一の導体回路形成工程、(B)上記導体回路を形成した基板A上に、バイアホールを有する層間樹脂絶縁層を形成するとともに、上記層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程、および、(C)最外層にソルダーレジスト層を形成するソルダーレジスト層形成工程、を経て作製したパッケージ基板と、を貼り合わせた後、少なくとも下記(1)～(3)の工程を行うことを特徴とする。

(1)上記光学素子挿入用基板に形成した貫通孔より露出したパッケージ基板の表面に光学素子を取り付けた後、上記光学素子と上記パッケージ基板の導体回路とを電気的に接続する光学素子実装工程、(2)上記光学素子挿入用基板に形成した貫通孔内に樹脂組成物を充填し、樹脂充填層を形成する樹脂充填層形成工程、および、(3)上記光学素子挿入基板の露出面にソルダーレ

ジスト層を形成するソルダーレジスト層形成工程。

【0011】なお、上記(1)～(3)の工程は、この順序で行わなければならないものではなく、上記(2)の工程は、上記(1)の工程の後に行わなければならないものの、上記(3)の工程は、上記(1)の工程や上記(2)の工程の前に行ってもよい。

【0012】本発明のICチップ実装用基板の製造方法では、接続信頼性に優れた光通信を達成するとともに、端末機器の小型化に寄与することができるICチップ実装用基板を製造することができる。

【0013】本発明のICチップ実装用基板の製造方法は、光学素子挿入用基板とパッケージ基板とを別々に作製した後、両者を貼り合わせ、さらに所定の工程を経るものである。そこで、本明細書においては、まず、光学素子挿入用基板を作製する方法とパッケージ基板を作製する方法とをそれぞれ工程順に別々に説明し、その後、両者を貼り合わせてICチップ実装用基板とする工程について説明する。

【0014】光学素子挿入用基板の作製では、まず、上記(a)の工程、即ち、基板aの両面に導体回路を形成するとともに、上記基板aを挟んだ導体回路間を接続するスルーホールを形成する導体回路形成工程を行う。具体的には、例えば、基板aにドリル加工やレーザ処理等により貫通孔を形成した後、該貫通孔の壁面を含む基板aの表面全体に無電解めっき処理等を施すことによりベタの導体層を形成し、次いで、導体層にパターン状にエッチング処理を施すことにより導体回路と基板aを挟んだ導体回路間を接続するスルーホールとを形成することができる。また、予め、ベタの導体層が形成された基板に貫通孔を形成した後、該貫通孔の壁面に無電解めっき処理等を施し、さらに、導体層にエッチング処理を施すことにより導体回路とスルーホールとを形成してもよい。

【0015】また、基板aに貫通孔を形成した後、基板aの表面の一部にめっきレジストを形成し、次いで、貫通孔の壁面およびめっきレジスト非形成部に無電解めっき処理のみや、無電解めっき処理および電解めっき処理等を施すことにより導体層を形成し、さらに、めっきレジストの剥離を行うことにより導体回路とスルーホールとを形成してもよい。また、この工程において、基板aに貫通孔を形成した後には、該貫通孔にデスマ処理を施すことが望ましい。上記デスマ処理としては、例えば、過マンガン酸やクロム酸等の酸化剤を用いて薬液処理や、プラズマを用いたドライ処理等が挙げられる。

【0016】上記基板aとしては、例えば、エポキシ樹脂、ポリエステル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂(BT樹脂)、フェノール樹脂、これらの樹脂にガラス繊維等の補強材が含まれた樹脂(例えば、ガラスエポキシ樹脂)等からなる基板、FR-4基板、FR-5基板等が挙げられる。また、両面銅

張積層基板や片面銅張積層基板、RCC基板等をベタの導体層が形成された基板として用いてもよい。なお、コンフォーマル基板やアディティブ法で形成された基板を導体回路の形成された基板として用い、この基板に貫通孔を形成する処理とその壁面の導体層を形成する処理とを施し、導体回路とスルーホールとを形成してもよい。

【0017】上記スルーホールを形成した後は、該スルーホール内に樹脂充填材を充填し、樹脂充填材層を形成することが望ましい。なお、樹脂充填材の充填は、例えば、スルーホールに相当する部分に開口が形成されたマスクを基板上に載置し、スキージを用いて行うことができる。また、スルーホール内に樹脂充填材を充填する場合には、充填前にスルーホールの壁面に粗化面を形成しておくことが望ましい。これにより、スルーホールと樹脂充填材層との密着性がより向上するからである。

【0018】上記樹脂充填材としては、例えば、エポキシ樹脂と硬化剤と無機粒子とを含む樹脂組成物等が挙げられる。上記エポキシ樹脂としては特に限定されないが、ビスフェノール型エポキシ樹脂およびノボラック型エポキシ樹脂からなる群より選択される少なくとも一種が望ましい。ビスフェノール型エポキシ樹脂は、A型やF型の樹脂を選択することにより、希釈溶媒を使用しなくてもその粘度を調整することができ、ノボラック型エポキシ樹脂は、高強度で耐熱性や耐薬品性に優れ、無電解めっき液等の強塩基性溶液中であっても分解せず、また、熱分解もしにくいからである。

【0019】上記ビスフェノール型エポキシ樹脂としては、ビスフェノールA型エポキシ樹脂やビスフェノールF型エポキシ樹脂が望ましく、低粘度で、かつ、無溶剤で使用することができる点からビスフェノールF型エポキシ樹脂がより望ましい。また、上記ノボラック型エポキシ樹脂としては、フェノールノボラック型エポキシ樹脂およびクレゾールノボラック型エポキシ樹脂から選択される少なくとも一種が望ましい。

【0020】また、ビスフェノール型エポキシ樹脂とクレゾールノボラック型エポキシ樹脂とを混合して使用してもよい。この場合、ビスフェノール型エポキシ樹脂とクレゾールノボラック型エポキシ樹脂との混合比率は、重量比で1/1〜1/100であることが望ましい。

【0021】上記樹脂充填材に含まれる硬化剤としては特に限定されず、従来公知の硬化剤を用いることができ、例えば、イミダゾール系硬化剤、酸無水物硬化剤、アミン系硬化剤等が挙げられる。これらのなかでは、イミダゾール系硬化剤が望ましく、特に、25℃において液状の1-ベンジル-2-メチルイミダゾールや、1-シアノエチル-2-エチル-4-メチルイミダゾール、および、4-メチル-2-エチルイミダゾールが望ましい。

【0022】また、上記樹脂充填材に含まれる無機粒子としては、例えば、アルミナ、水酸化アルミニウム等の

アルミニウム化合物、炭酸カルシウム、水酸化カルシウム等のカルシウム化合物、炭酸カリウム等のカリウム化合物、マグネシア、ドロマイト、塩基性炭酸マグネシウム、タルク等のマグネシウム化合物、シリカ、ゼオライト等のケイ素化合物、チタニア等のチタン化合物等からなるものが挙げられる。これらは単独で用いてもよいし、2種以上併用してもよい。また、上記無機粒子は、シランカップリング剤等により、コーティングされていてもよい。無機粒子とエポキシ樹脂との密着性が向上するからである。

【0023】また、上記無機粒子の樹脂組成物中の含有比率は、10〜80重量%が望ましく、20〜70重量%がより望ましい。この範囲であれば、基板等との間で、熱膨張係数の整合を図ることができるからである。

【0024】また、上記無機粒子の形状は特に限定されず、球状、楕円球状、破砕状、多面体状等が挙げられる。これらのなかでは、球状や楕円球状が望ましい。粒子の形状に起因したクラックの発生等を抑制することができるからである。上記無機粒子の平均粒径は、0.01〜5.0μmが望ましい。

【0025】また、上記樹脂組成物中には、上記したエポキシ樹脂等以外に、他の熱硬化性樹脂や熱可塑性樹脂等が含まれていてもよい。上記熱硬化性樹脂としては、例えば、ポリイミド樹脂、フェノール樹脂等が挙げられ、上記熱可塑性樹脂としては、例えば、ポリテトラフルオロエチレン(PTFE)、4フッ化エチレン6フッ化プロピレン共重合体(FEP)、4フッ化エチレンパーフロロアルコキシ共重合体(PFA)等のフッ素樹脂、ポリエチレンテレフタレート(PET)、ポリスルホン(PSF)、ポリフェニレンスルフィド(PPS)、熱可塑性ポリフェニレンエーテル(PPE)、ポリエーテルスルホン(PES)、ポリエーテルイミド(PEI)、ポリフェニレンスルホン(PPES)、ポリエチレンナフタレート(PEN)、ポリエーテルエーテルケトン(PEEK)、ポリオレフィン系樹脂等が挙げられる。これらは、単独で用いてもよいし、2種以上を併用してもよい。なお、上記エポキシ樹脂に代えて、これらの樹脂を用いてもよい。

【0026】また、この導体回路形成工程においては、スルーホール内に樹脂充填材層を形成した後、該樹脂充填材層のスルーホールからの露出面を覆う蓋めっき層を形成することが望ましい。蓋めっき層を形成することにより、スルーホールのランド上のみならず、蓋めっき層上にもはんだパッドを形成することが可能となるため、設計の自由度がより向上するからである。

【0027】上記蓋めっき層は、例えば、樹脂充填材層の露出面を含む基板の表面に導体層を形成し、蓋めっき層形成部分にエッチングレジストを形成した後、エッチング処理を施したり、予め、蓋めっき層非形成部分にめっきレジストを形成しておき、めっき処理とめっきレジ

7
ストの除去とを行うことにより形成することができる。
〔0028〕従って、この導体回路形成工程において、スルーホール上に蓋めっき層を形成する場合には、下記の手順で処理を行うことにより、導体回路およびスルーホールの形成と蓋めっき層の形成とを同時に行うことができる。即ち、まず、基板に貫通孔を形成した後、該貫通孔の壁面を含む基板の表面に導体層を形成し、ついで、その壁面に導体層の形成された貫通孔内に樹脂充填材を充填する。さらに、樹脂充填材の露出面、および、基板表面に形成した導体層上にめっき処理等により導体層を積層形成した後、導体回路非形成部およびスルーホール非形成部の導体層をエッチング除去することにより、導体回路およびスルーホールの形成と蓋めっき層の形成とを同時に行うことができる。

〔0029〕次に、上記(b)工程、即ち、導体回路を形成した基板aの片面の導体回路非形成部の少なくとも一部に接着剤層を形成する接着剤層形成工程を行う。なお、本明細書において、スルーホールのランド部分は導体回路に含むものとする。従って、スルーホールのランド部分は、導体回路非形成部には相当しない。この工程では、基板aのパッケージ基板と貼り合わせる側の導体回路非形成部の全部または一部に接着剤層を形成する。上記接着剤層は、パッケージ基板との十分な接着性が得られるように塗布すればよい。従って、後述する(c)の工程で貫通孔が形成される部分には、接着剤層を形成してもよいし、しなくてもよい。

〔0030〕上記接着剤としては、例えば、熱硬化性樹脂、熱可塑性樹脂、感光性樹脂、熱硬化基の一部が感光化された樹脂、および、これらの複合体からなるもの等を用いることができる。具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、BT樹脂等が挙げられる。また、予め、シート状に成形された接着剤を用いてもよく、ブリードを用いてもよい。

〔0031〕次に、上記(c)の工程、即ち、接着剤層を形成した基板aの一部に貫通孔を形成する貫通孔形成工程を行う。ここで形成する貫通孔内には、後工程において、光学素子が配設されることとなる。上記貫通孔の形成は、例えば、ルーター加工等により行うことができる。また、上記貫通孔の形成位置は特に限定されないが、通常、基板の中央に形成する。

〔0032〕また、上記貫通孔形成工程において、貫通孔を形成した後は、貫通孔壁面に存在するバリ等を除去するために、薬液処理や研磨処理等を施してもよい。上記薬液処理は、例えば、クロム酸、過マンガン酸塩等の水溶液からなる酸化剤を使用して行うことができる。このような(a)~(c)の工程を経ることにより光学素子挿入用基板を作製することができる。

〔0033〕次に、パッケージ基板の作製方法について説明する。パッケージ基板の作製では、まず、上記

(A)の工程、即ち、基板Aの両面に導体回路を形成す

る第一の導体回路形成工程を行う。この工程は、例えば、上述した光学素子挿入用基板の作製の(a)の工程と同様の方法により行うことができる。なお、基板Aとしては、例えば、上述した基板aと同様のものを用いることができる。

〔0034〕また、必要に応じて、上記基板Aを挟んだ導体回路間を接続するスルーホールを形成してもよい。上記スルーホールは、上記基板Aにドリル加工やレーザ処理等により貫通孔を形成した後、該貫通孔の壁面に無電解めっき処理等を施すことにより形成する。また、スルーホールを形成した場合には、該スルーホール内に樹脂充填材を充填することが望ましい。なお、樹脂充填材の充填は、例えば、スルーホールに相当する部分に開口が形成されたマスクを基板上に載置し、スキージを用いて行うことができる。

〔0035〕また、導体回路表面(スルーホールのランド表面を含む)に粗化形成処理を施してもよい。導体回路表面を粗化面とすることにより後工程で積層形成する層間樹脂絶縁層との密着性を向上させることができるからである。上記粗化形成処理としては、例えば、黒化(酸化)-還元処理、第二銅錯体と有機酸塩とを含むエッチング液等を用いたエッチング処理、Cu-Ni-P針状合金めっきによる処理等が挙げられる。なお、この粗化形成処理は、スルーホール内に樹脂充填材を充填する前に、スルーホールの壁面にも粗化面を形成してもよい。スルーホールと樹脂充填材との密着性が向上するからである。

〔0036〕上記スルーホール内に充填する樹脂充填材としては、例えば、光学素子挿入用基板を作製する工程において、スルーホール内を充填する際に用いる樹脂充填材と同様のものが挙げられる。

〔0037〕次に、上記(B)の工程、即ち、上記導体回路を形成した基板A上に、バイアホールを有する層間樹脂絶縁層を形成するとともに、上記層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程を行う。具体的には、例えば、下記(i)~(vi)の工程を経ることにより行うことができる。

即ち、(i)まず、導体回路を形成した基板A上に、熱硬化性樹脂や樹脂複合体からなる未硬化の樹脂層を形成するか、または、熱可塑性樹脂からなる樹脂層を形成する。上記未硬化の樹脂層は、未硬化の樹脂をロールコーター、カーテンコーター等により塗布して成形してもよく、また、未硬化(半硬化)の樹脂フィルムを熱圧着して形成してもよい。さらに、未硬化の樹脂フィルムの片面に銅箔等の金属層が形成された樹脂フィルムを貼付してもよい。また、熱可塑性樹脂からなる樹脂層は、フィルム状に成形した樹脂成形体を熱圧着することにより形成することが望ましい。

〔0038〕上記未硬化の樹脂を塗布する場合には、樹脂を塗布した後、加熱処理を施す。上記加熱処理を施す

ことにより、未硬化の樹脂を熱硬化させることができる。なお、上記熱硬化は、後述するバイアホール用開口を形成した後に行ってもよい。

【0039】このような樹脂層の形成において使用する熱硬化性樹脂の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリエステル樹脂、ビスマレイミド樹脂、ポリオレフィン系樹脂、ポリフェニレンエーテル樹脂等が挙げられる。

【0040】上記エポキシ樹脂としては、例えば、クレゾールノボラック型エポキシ樹脂、ビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、アルキルフェノールノボラック型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、ナフタレン型エポキシ樹脂、ジシクロペンタジエン型エポキシ樹脂、フェノール類とフェノール性水酸基を有する芳香族アルデヒドとの縮合物のエポキシ化物、トリグリシジルイソシアヌレート、脂環式エポキシ樹脂等が挙げられる。これらは、単独で用いてもよく、2種以上併用してもよい。それにより、耐熱性等に優れるものとなる。

【0041】上記ポリオレフィン系樹脂としては、例えば、ポリエチレン、ポリスチレン、ポリプロピレン、ポリイソブチレン、ポリブタジエン、ポリイソプレン、シクロオレフィン系樹脂、これらの樹脂の共重合体等が挙げられる。

【0042】また、上記熱可塑性樹脂としては、例えば、フェノキシ樹脂、ポリエーテルスルホン、ポリスルホン等が挙げられる。また、熱硬化性樹脂と熱可塑性樹脂との複合体（樹脂複合体）としては、熱硬化性樹脂と熱可塑性樹脂とを含むのであれば特に限定されず、その具体例としては、例えば、粗化面形成用樹脂組成物等が挙げられる。

【0043】上記粗化面形成用樹脂組成物としては、例えば、酸、アルカリおよび酸化剤から選ばれる少なくとも1種からなる粗化液に対して難溶性の未硬化の耐熱性樹脂マトリックス中に、酸、アルカリおよび酸化剤から選ばれる少なくとも1種からなる粗化液に対して可溶性の物質が分散されたもの等が挙げられる。なお、上記「難溶性」および「可溶性」という語は、同一の粗化液に同一時間浸漬した場合に、相対的に溶解速度の早いものを便宜上「可溶性」といい、相対的に溶解速度の遅いものを便宜上「難溶性」と呼ぶ。

【0044】上記耐熱性樹脂マトリックスとしては、層間樹脂絶縁層に上記粗化液を用いて粗化面を形成する際に、粗化面の形状を保持できるものが好ましく、例えば、熱硬化性樹脂、熱可塑性樹脂、これらの複合体等が挙げられる。また、感光性樹脂であってもよい。後述するバイアホール用開口を形成する工程において、露光現像処理により開口を形成することができるからである。

【0045】上記熱硬化性樹脂としては、例えば、エポ

キシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリオレフィン樹脂、フッ素樹脂等が挙げられる。また、これらの熱硬化性樹脂に感光性を付与した樹脂、即ち、メタクリル酸やアクリル酸等を用い、熱硬化基を（メタ）アクリル化反応させた樹脂を用いてもよい。具体的には、エポキシ樹脂の（メタ）アクリレートが望ましく、さらに、1分子中に、2個以上のエポキシ基を有するエポキシ樹脂がより望ましい。

【0046】上記熱可塑性樹脂としては、例えば、フェノキシ樹脂、ポリエーテルスルホン、ポリスルホン、ポリフェニレンスルホン、ポリフェニレンサルファイド、ポリフェニルエーテル、ポリエーテルイミド等が挙げられる。これらは単独で用いてもよいし、2種以上併用してもよい。

【0047】上記可溶性の物質としては、例えば、無機粒子、樹脂粒子、金属粒子、ゴム粒子、液相樹脂および液相ゴム等が挙げられる。これらは、単独で用いてもよいし、2種以上併用してもよい。

【0048】上記無機粒子としては、例えば、アルミナ、水酸化アルミニウム等のアルミニウム化合物；炭酸カルシウム、水酸化カルシウム等のカルシウム化合物；炭酸カリウム等のカリウム化合物；マグネシア、ドロマイト、塩基性炭酸マグネシウム、タルク等のマグネシウム化合物；シリカ、ゼオライト等のケイ素化合物；チタニア等のチタン化合物等からなるものが挙げられる。これらは単独で用いてもよいし、2種以上併用してもよい。上記アルミナ粒子は、ふっ酸で溶解除去することができ、炭酸カルシウムは塩酸で溶解除去することができる。また、ナトリウム含有シリカやドロマイトはアルカリ水溶液で溶解除去することができる。

【0049】上記樹脂粒子としては、例えば、熱硬化性樹脂、熱可塑性樹脂等からなるものが挙げられ、酸、アルカリおよび酸化剤から選ばれる少なくとも1種からなる粗化液に浸漬した場合に、上記耐熱性樹脂マトリックスよりも溶解速度の早いものであれば特に限定されず、具体的には、例えば、アミノ樹脂（メラミン樹脂、尿素樹脂、グアニミン樹脂等）、エポキシ樹脂、フェノール樹脂、フェノキシ樹脂、ポリイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂、ビスマレイミド・トリアジン樹脂等からなるものが挙げられる。これらは、単独で用いてもよく、2種以上併用してもよい。なお、上記樹脂粒子は予め硬化処理されていることが必要である。硬化させておかないと上記樹脂粒子が樹脂マトリックスを溶解させる溶剤に溶解してしまうため、均一に混合されてしまい、酸や酸化剤で樹脂粒子のみを選択的に溶解除去することができないからである。

【0050】上記金属粒子としては、例えば、金、銀、銅、スズ、亜鉛、ステンレス、アルミニウム、ニッケル、鉄、鉛等からなるものが挙げられる。これらは、単独で用いてもよく、2種以上併用してもよい。また、上

記金属粒子は、絶縁性を確保するために、表層が樹脂等により被覆されていてもよい。

【0051】(ii) 次に、その材料として熱硬化性樹脂や樹脂複合体を用いた層間樹脂絶縁層を形成する場合には、未硬化の樹脂層に硬化処理を施すとともに、バイアホール用開口を形成し、層間樹脂絶縁層とする。上記バイアホール用開口は、レーザ処理により形成することが望ましい。上記レーザ処理は、上記硬化処理前に行ってもよいし、硬化処理後に行ってもよい。また、感光性樹脂からなる層間樹脂絶縁層を形成した場合には、露光、現像処理を行うことにより、バイアホール用開口を設けてもよい。なお、この場合、露光、現像処理は、上記硬化処理前に行う。

【0052】また、その材料として熱可塑性樹脂を用いた層間樹脂絶縁層を形成する場合には、熱可塑性樹脂からなる樹脂層にレーザ処理によりバイアホール用開口を形成し、層間樹脂絶縁層とすることができる。

【0053】このとき、使用するレーザとしては、例えば、炭酸ガスレーザ、エキシマレーザ、UVレーザ、YAGレーザ等が挙げられる。これらは、形成するバイアホール用開口の形状等を考慮して使い分けてもよい。

【0054】上記バイアホール用開口を形成する場合、マスクを介して、ホログラム方式のエキシマレーザによるレーザ光を照射することにより、一度に多数のバイアホール用開口を形成することができる。また、短パルスの炭酸ガスレーザを用いて、バイアホール用開口を形成すると、開口内の樹脂残りが少なく、開口周縁の樹脂に対するダメージが小さい。

【0055】また、光学系レンズとマスクとを介してレーザ光を照射する場合には、一度に多数のバイアホール用開口を形成することができる。光学系レンズとマスクとを介することにより、同一強度で、かつ、照射角度が同一のレーザ光を複数の部分に同時に照射することができるからである。

【0056】(iii) 次に、バイアホール用開口の内壁を含む層間樹脂絶縁層の表面に、必要に応じて、酸または酸化剤を用いて粗化面を形成する。なお、この粗化面は、層間樹脂絶縁層とその上に形成する薄膜導体層との密着性を高めるために形成するものであり、層間樹脂絶縁層と薄膜導体層との間に十分な密着性がある場合には形成しなくてもよい。

【0057】上記酸としては、硫酸、硝酸、塩酸、リン酸、蟻酸等が挙げられ、上記酸化剤としては、クロム酸、クロム硫酸、過マンガン酸ナトリウム等の過マンガン酸塩等が挙げられる。また、粗化面を形成した後は、アルカリ等の水溶液や中和液等を用いて、層間樹脂絶縁層の表面を中和することが望ましい。次工程に、酸や酸化剤の影響を与えないようにすることができるからである。また、上記粗化面の形成は、ブラズマ処理等を用いて行ってもよい。

【0058】また、上記粗化面の最大粗度 R_{max} は、 $0.1 \sim 20 \mu m$ が望ましい。 R_{max} が $20 \mu m$ を超えると粗化面自体が損傷や剥離を受けやすく、 R_{max} が $0.1 \mu m$ 未満では、導体回路との密着性を充分えられないことがあるからである。特に、セミアディティブ法により導体回路を形成する場合には、上記最大粗度 R_{max} は、 $0.1 \sim 5 \mu m$ が望ましい。薄膜導体層との密着性を充分に確保することができるとともに、薄膜導体層の除去が容易だからである。

10 【0059】(iv) 次に、バイアホール用開口を設けた層間樹脂絶縁層の表面に薄膜導体層を形成する。上記薄膜導体層は、無電解めっき、スパッタリング、蒸着等の方法を用いて形成することができる。なお、層間樹脂絶縁層の表面に粗化面を形成しなかった場合には、上記薄膜導体層は、スパッタリングにより形成することが望ましい。なお、無電解めっきにより薄膜導体層を形成する場合には、被めっき表面に、予め、触媒を付与しておく。上記触媒としては、例えば、塩化パラジウム等が挙げられる。

20 【0060】上記薄膜導体層の厚さは特に限定されないが、該薄膜導体層を無電解めっきにより形成した場合には、 $0.6 \sim 1.2 \mu m$ が望ましく、スパッタリングにより形成した場合には、 $0.1 \sim 1.0 \mu m$ が望ましい。また、上記薄膜導体層の材質としては、例えば、Cu、Ni、P、Pd、Co、W等が挙げられる。これらのなかでは、CuやNiが望ましい。

30 【0061】(v) 次に、上記薄膜導体層上の一部にドライフィルムを用いてめっきレジストを形成し、その後、上記薄膜導体層をめっきリードとして電解めっきを行い、めっきレジスト非形成部に電解めっき層を形成する。

40 【0062】また、この工程では、バイアホール用開口を電解めっきで充填してバイアホールの構造をフィールドビア構造としてもよく、一旦、その上面に窪みを有するバイアホールを形成し、その後、この窪みに導電性ペーストを充填してフィールドビア構造としてもよい。また、上面に窪みを有するバイアホールを形成した後、その窪みに樹脂充填材等を充填し、さらに、その上に蓋めっき層を形成して上面が平坦なバイアホールとしてもよい。バイアホールの構造をフィールドビア構造とすることにより、バイアホールの直上にバイアホールを形成することができる。

50 【0063】(vi) さらに、めっきレジストを剥離し、めっきレジストの下に存在していた薄膜導体層をエッチングにより除去し、独立した導体回路とする。エッチング液としては、例えば、硫酸-過酸化水素水溶液、過硫酸アンモニウム等の過硫酸塩水溶液、塩化第二鉄、塩化第二銅、塩酸等が挙げられる。また、エッチング液として上述した第二銅錯体と有機酸とを含む混合溶液を用いてもよい。

【0064】また、上記した薄膜導体層上にめっきレジストを形成し、めっきレジスト非形成部に電解めっき層を形成した後、めっきレジストと薄膜導体層との除去を行う方法に代えて、以下の方法を用いることにより導体回路を形成してもよい。即ち、上記薄膜導体層上の全面に電解めっき層を形成した後、該電解めっき層上の一部にドライフィルムを用いてエッチングレジストを形成し、その後、エッチングレジスト非形成部下の電解めっき層および薄膜導体層をエッチングにより除去し、さらに、エッチングレジストを剥離することにより独立した導体回路を形成してもよい。

【0065】このような方法を用いることにより、バイアホールを有する層間樹脂絶縁層を形成するとともに、層間樹脂絶縁層上に導体回路を形成する層間樹脂絶縁層積層工程を行うことができる。なお、本発明の製造方法においては、この層間樹脂絶縁層積層工程は1回しか行わなかったが、製造するICチップ実装基板によっては、この層間樹脂絶縁層積層工程を複数回繰り返すことにより、層間樹脂絶縁層と導体回路とが2層以上ずつ積層形成された形態としてもよい。

【0066】次に、上記(C)の工程、即ち、最外層にソルダーレジスト層を形成するソルダーレジスト層形成工程を行う。具体的には、未硬化のソルダーレジスト組成物をロールコートやカーテンコート等により塗布したり、フィルム状に成形したソルダーレジスト組成物を圧着したりした後、硬化処理を施すことによりソルダーレジスト層を形成する。

【0067】上記ソルダーレジスト層は、例えば、ポリフェニレンエーテル樹脂、ポリオレフィン樹脂、フッ素樹脂、熱可塑性エラストマー、エポキシ樹脂、ポリイミド樹脂等を含むソルダーレジスト組成物を用いて形成することができる。

【0068】また、上記以外のソルダーレジスト組成物としては、例えば、ノボラック型エポキシ樹脂の(メタ)アクリレート、イミダゾール硬化剤、2官能性(メタ)アクリル酸エステルモノマー、分子量500~5000程度の(メタ)アクリル酸エステルの重合体、ビスフェノール型エポキシ樹脂等からなる熱硬化性樹脂、多価アクリル系モノマー等の感光性モノマー、グリコールエーテル系溶剤などを含むペースト状の流動体が挙げられ、その粘度は25℃で1~10Pa・sに調整されていることが望ましい。また、上記ソルダーレジスト組成物は、エラストマーや無機フィラーが配合されていてもよい。また、ソルダーレジスト組成物として、市販のソルダーレジスト組成物を使用してもよい。

【0069】また、上記ソルダーレジスト層には、必要に応じて、レーザ処理や露光現像処理により半田バンプ形成用開口を形成する。この際、使用するレーザとしては、上述したバイアホール用開口を形成する際に用いるレーザと同様のもの等が挙げられる。

【0070】次に、上記半田バンプ形成用開口の底面に露出した導体回路の表面に、必要に応じて、金属層を形成する。上記金属層は、ニッケル、パラジウム、金、銀、白金等の耐食性金属により上記導体回路表面を被覆することにより形成することができる。具体的には、ニッケル-金、ニッケル-銀、ニッケル-パラジウム、ニッケル-パラジウム-金等の金属により形成することが望ましい。また、上記半田パッドは、例えば、めっき、蒸着、電着等の方法を用いて形成することができるが、これらのなかでは、被覆層の均一性に優れるという点からめっきが望ましい。また、この工程で形成するソルダーレジスト層には、後述する工程で光学素子挿入用基板との貼り合わせの際に用いる位置合わせ用マーク等を形成しておいてもよい。このような(A)~(C)の工程を経ることによりパッケージ基板を作製することができる。

【0071】次に、上記(a)~(c)の工程を経て作製した光学素子挿入用基板と、上記(A)~(C)の工程を経て作製したパッケージ基板とを光学素子挿入用基板が有する接着剤層を介して貼り合わせた後、上記(1)~(3)の工程を経てICチップ実装用基板とする方法について説明する。

【0072】光学素子挿入用基板とパッケージ基板との貼り合わせは、例えば、ピンラミネート方式やマスマネート方式等を用いて行うことができる。具体的には、両者の位置合わせを行った後、接着剤層が軟化する温度(通常、60~200℃程度)まで昇温し、次いで、1~10MPa程度の圧力でプレスすることにより、光学素子挿入用基板とパッケージ基板とを貼り合わせる。

【0073】まず、上記(1)の工程、即ち、上記光学素子挿入用基板に形成した貫通孔より露出したパッケージ基板の表面に光学素子を取り付けた後、上記光学素子と上記パッケージ基板の導体回路とを電気的に接続する光学素子実装工程を行う。

【0074】この工程で実装する光学素子としては、例えば、PD(フォトダイオード)、APD(アバランシェフォトダイオード)等の受光素子、LD(半導体レーザ)、DFB-LD(分布帰還型-半導体レーザ)、LED(発光ダイオード)等の発光素子等が挙げられる。

【0075】上記受光素子の材料としては、例えば、Si、Ge、InGaAs等が挙げられる。これらのなかでは、受光感度に優れる点からInGaAsが望ましい。また、上記発光素子の材料としては、例えば、ガリウム、砒素およびリンの化合物(GaAsP)、ガリウム、アルミニウムおよび砒素の化合物(GaAlAs)、ガリウムおよび砒素の化合物(GaAs)、インジウム、ガリウムおよび砒素の化合物(InGaAs)、インジウム、ガリウム、砒素およびリンの化合物(InGaAsP)等が挙げられる。これらは、通信波長を考慮して使い分ければよく、例えば、通信波長が

0.85 μm 帯の場合にはGaAlAsを使用することができ、通信波長が1.3 μm 帯や1.55 μm 帯の場合には、InGaAsやInGaAsPを使用することができる。

【0076】上記光学素子の取り付けは、例えば、共晶結合法、半田結合法、樹脂結合法等により行うことができる。また、銀ペーストや金ペーストを用いて、光学素子を取りつけてもよい。上記樹脂結合法では、エポキシ系樹脂やポリイミド系樹脂等の熱硬化性樹脂を主剤とし、これらの樹脂成分以外に硬化剤やフィラー、溶剤等を含むペーストをパッケージ基板上に塗布し、次いで、光学素子をペースト上に載置した後、該ペーストを加熱硬化させることにより光学素子を取り付ける。なお、上記ペーストの塗布は、例えば、ディスペンス法、スタンピング法、スクリーン印刷法等により行うことができる。銀ペーストを用いる場合には、パッケージ基板上に銀ペーストを塗布し、ついで、光学素子をペースト上に載置した後、この銀ペーストを焼成することにより光学素子を取り付ける。

【0077】上記光学素子と上記パッケージ基板の導体回路とを電気的に接続する方法としては、ワイヤボンディングを用いることが望ましい。これは、光学素子を取り付ける際の設計の自由度が大きいとともに、経済的にも有利だからである。上記ワイヤボンディングとしては、従来公知の方法、即ち、ネイルヘッド・ボンディング法やウエッジ・ボンディング法を用いることができる。なお、光学素子とパッケージ基板との接続は、テープボンディングやフリップチップボンディング等により行ってもよい。

【0078】次に、上記(2)の工程、即ち、上記光学素子挿入用基板に形成した貫通孔内に樹脂組成物を充填し、樹脂充填層を形成する樹脂充填層形成工程を行う。上記樹脂組成物としては、熱硬化性樹脂、熱可塑性樹脂、感光性樹脂、熱硬化性樹脂の一部が感光性化された樹脂、これらの複合体等を樹脂成分とするものが挙げられる。上記樹脂成分の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、オレフィン樹脂、BT樹脂等が挙げられる。また、上記樹脂組成物には、上記樹脂成分以外に、例えば、樹脂粒子、無機粒子、金属粒子等の粒子が含まれていてもよい。これらの粒子を含ませることにより樹脂充填層と、基板、ソルダーレジスト層、層間樹脂絶縁層等との間で熱膨張係数の整合を図ることができ、また、粒子の種類によっては難燃性を付与することもできる。

【0079】上記樹脂粒子としては、例えば、熱硬化性樹脂、熱可塑性樹脂、感光性樹脂、熱硬化性樹脂の一部が感光性化された樹脂、熱硬化性樹脂と熱可塑性樹脂との樹脂複合体、感光性樹脂と熱可塑性樹脂との複合体等が挙げられる。

【0080】具体的には、例えば、エポキシ樹脂、フェ

ノール樹脂、ポリイミド樹脂、ビスマレイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂等の熱硬化性樹脂；これらの熱硬化性樹脂の熱硬化基（例えば、エポキシ樹脂におけるエポキシ基）にメタクリル酸やアクリル酸等を反応させ、アクリル基を付与した樹脂；フェノキシ樹脂、ポリエーテルスルホン（PES）、ポリスルホン（PSF）、ポリフェニレンスルホン（PPS）、ポリフェニレンサルファイド（PPES）、ポリフェニルエーテル（PPE）、ポリエーテルイミド（PI）等の熱可塑性樹脂；アクリル樹脂等の感光性樹脂等が挙げられる。また、上記熱硬化性樹脂と上記熱可塑性樹脂との樹脂複合体や、上記アクリル基を付与した樹脂や上記感光性樹脂と上記熱可塑性樹脂との樹脂複合体を用いることもできる。また、上記樹脂粒子としては、ゴムからなる樹脂粒子を用いることもできる。

【0081】また、上記無機粒子としては、例えば、アルミナ、水酸化アルミニウム等のアルミニウム化合物、炭酸カルシウム、水酸化カルシウム等のカルシウム化合物、炭酸カリウム等のカリウム化合物、マグネシア、フロマイト、塩基性炭酸マグネシウム等のマグネシウム化合物、シリカ、ゼオライト等のケイ素化合物、チタニア等のチタン化合物等が挙げられる。また、上記無機粒子として、リンやリン化合物からなるものを用いることもできる。

【0082】上記金属粒子としては、例えば、Au、Ag、Cu、Pd、Ni、Pt、Fe、Zn、Pb、Al、Mg、Ca等が挙げられる。これらの樹脂粒子、無機粒子および金属粒子は、それぞれ単独で用いてもよいし、2種以上併用してもよい。

【0083】また、上記粒子の形状は特に限定されず、例えば、球状、楕円球状、破砕状、多面体状等が挙げられる。また、上記粒子の粒径（粒子の一番長い部分の長さ）は、通信光の波長より短いことが望ましい。粒径が通信光の波長より長いと光信号の伝送を阻害することがあるからである。

【0084】上記樹脂組成物を充填する方法としては特に限定されず、例えば、印刷やポットイング等の方法を用いることができる。また、タブレット状にしたものをブランジャーを用いて充填してもよい。また、樹脂充填層を充填した後には、必要に応じて、硬化処理等を施す。

【0085】また、この工程で形成する樹脂充填層は、その上面と下面との間の垂直方向の通信波長光の透過率が90%以上であることが望ましい。上記透過率が90%未満では、通信光の伝送が阻害され、光学素子を介した光信号の通信に不都合が発生することがあるからである。なお、本明細書において、樹脂充填層の上面と下面との間の垂直方向の通信波長光の透過率(%)とは、上記樹脂充填層への垂直方向の入射光の強さを I_1 、上記樹脂充填層を通過して出てきた光の強さを I_2 とした場

合に下記式(1)より算出される値である。

【0086】

透過率(%) = $(I_2 / I_1) \times 100 \cdots (1)$

【0087】また、樹脂充填層は、長さ1mmあたりの通信波長光の透過率が90%以上であることも望ましい。この工程で形成する樹脂充填層の厚さを考慮すると、上記範囲の透過率を有する樹脂充填層は、十分に通信光の伝送性に優れるからである。

【0088】なお、本明細書において、長さ1mmあたりの通信波長光の透過率(%)とは、強さ I_1 の光が上記樹脂充填層に入射し、該樹脂充填層を1mm通過して出てきたとした際に、出てきた光の強さが I_2 である場合に、下記式(2)により算出される値である。

【0089】

透過率(%) = $(I_2 / I_1) \times 100 \cdots (2)$

【0090】また、この工程で樹脂組成物を充填する際には、異なる樹脂組成物を複数回に分けて充填し、貫通孔内に複数層からなる樹脂層を形成してもよい。具体的には、例えば、受光素子の受光面や発光素子の発光面の高さまでの領域には、ワイヤボンディングやその接続エリア等を保護する性質に優れた樹脂組成物や、耐熱性に特に優れた樹脂組成物を充填し、上記受光面や発光面より高い領域には、通信光の伝送性に特に優れた樹脂組成物を用いて樹脂充填層を形成する等である。

【0091】さらに、この工程では、貫通孔から露出した樹脂組成物の露出面に研磨処理を施し、その露出面を平坦にすることが望ましい。露出面を平坦にすることにより、通信光の伝送が阻害されるおそれより少なくなるからである。上記研磨処理は、例えば、バフ研磨、紙やすり等による研磨、鏡面研磨、クリーン研磨、ラッピング等により行うことができる。また、酸や酸化剤、薬液等を用いた化学研磨を行ってもよい。また、これらの方法を2種以上組み合わせることで研磨処理を行ってもよい。

【0092】また、上記樹脂充填層を形成した後、必要に応じて、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成してもよい。具体的には、まず、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホール用貫通孔をドリル加工やレーザ処理等により形成する。次に、このスルーホール用貫通孔の壁面を含む光学素子挿入用基板の露出面およびパッケージ基板の露出面に無電解めっき、スパッタリング等により薄膜導体層を形成する。さらに、その表面に薄膜導体層が形成された基板の上にめっきレジストを形成した後、該めっきレジスト非形成部に電解めっき層を形成し、その後、上記めっきレジストと該めっきレジスト下の薄膜導体層を除去することにより、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成することができる。

【0093】また、上述したようなめっきレジストを形成した後、電解めっき層を形成する方法に代えて、薄膜

導体層上の全面に電解めっき層を形成した後、電解めっき層上にエッチングレジストや半田めっき層を形成し、さらに、エッチング処理を施す方法を用いても上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成することができる。なお、スルーホールを形成した後は、該スルーホール内に樹脂充填材を充填することが望ましい。また、上記光学素子挿入用基板と上記パッケージ基板とを貫通するスルーホールを形成する場合、該スルーホールの形成は、光学素子を実装する前や、樹脂充填層を形成する前に行ってもよい。

【0094】次に、上記(3)の工程、即ち、上記光学素子挿入用基板の露出面にソルダーレジスト層を形成するソルダーレジスト層形成工程を行う。この工程では、具体的には、未硬化のソルダーレジスト組成物をロールコートやカーテンコート等により塗布したり、フィルム状に成形したソルダーレジスト組成物を圧着したりした後、硬化処理を施すことによりソルダーレジスト層を形成する。上記ソルダーレジスト組成物としては、例えば、パッケージ基板を作製する際に用いたソルダーレジスト組成物と同様のもの等を用いることができる。

【0095】なお、このソルダーレジスト層形成工程においては、上記(2)の工程で形成した樹脂充填層上には、ソルダーレジスト層を形成する必要がない。また、パッケージ基板の露出面には、この工程を行う前に既にソルダーレジスト層が形成されているため、この工程ではソルダーレジスト層を形成しなくてよい。

【0096】また、上記ソルダーレジスト層には、必要に応じて、レーザ処理や露光現像処理により半田バンプ形成用開口を形成する。この際、使用するレーザとしては、上述したバイアホール用開口を形成する際に用いるレーザと同様のもの等が挙げられる。

【0097】また、上述したように、このソルダーレジスト層形成工程は、上記(1)および(2)の工程を行った後に行う必要はなく、上記(1)の工程、すなわち、光学素子実装工程を行う前に行ってもよいし、上記(2)の工程、すなわち、上記樹脂充填層形成工程を行う前に行ってもよい。なお、上記(1)および(2)の工程を行う前に、このソルダーレジスト層形成工程を行う場合、光学素子挿入用基板の露出面には、光学素子を実装するために形成した貫通孔の壁面は含まないものとする。また、上記(2)の工程で説明したような光学素子挿入用基板とパッケージ基板とを貫通するスルーホールを形成した場合には、このソルダーレジスト層形成工程は、該スルーホールを形成した後に行う。

【0098】次に、上記半田バンプ形成用開口の底面に露出した導体回路の表面に、必要に応じて、金属層を形成する。上記金属層は、ニッケル、パラジウム、金、銀、白金等の耐食性金属により上記導体回路表面を被覆することにより形成することができる。具体的には、ニッケル-金、ニッケル-銀、ニッケル-パラジウム、ニ

ッケル-パラジウム-金等の金属により形成することが望ましい。また、上記金属層は、例えば、めっき、蒸着、電着等の方法を用いて形成することができるが、これらのなかでは、被覆層の均一性に優れるという点からめっきが望ましい。なお、この金属層は、後工程で半田バンプ等を形成する際に半田パッドとしての役割を果たすこととなる。

【0099】さらに、必要に応じて、上記半田バンプ形成用開口に相当する部分に開口部が形成されたマスクを介して、上記半田バンプ形成用開口に半田ペーストを充填した後、リフローすることによりフリップチップ用半田バンプや、BGA (Ball Grid Array) 用半田バンプを形成する。このような一連の工程を経ることによりICチップ実装用基板を製造することができる。

【0100】本発明の製造方法により製造されたICチップ実装用基板には、通常、製造後にICチップが実装されることとなる。上記ICチップの実装は、例えば、上記フリップチップ用半田バンプを形成した場合には、この半田バンプを介してICチップのフリップチップ実装を行い、その後、必要に応じて、ICチップとICチップ実装用基板との間を樹脂で封止することにより行う。また、上記ICチップの実装は、ワイヤボンディングにより行ってもよい。勿論、この場合には、フリップチップ用半田バンプを形成しなくてよい。

【0101】なお、上述した本発明のICチップ実装用基板の製造方法では、ICチップを実装するためのフリップチップ用半田バンプと、ICチップ実装用基板を他の基板（マザーボード等）に接続するためのBGA用半田バンプとを同一工程で形成しているが、この2種類の半田バンプを同一工程で形成しなくてもよく、例えば、まず、フリップチップ用半田バンプのみを形成し、この半田バンプを介してICチップを実装した後、半田ペーストや半田ボールを用いてBGA用半田バンプを形成してもよい。

【0102】

【実施例】以下、本発明をさらに詳細に説明する。

（実施例1）

A. 光学素子挿入用基板の作製

【0103】（a）樹脂充填材の調製

ビスフェノールF型エポキシモノマー（油化シェル社製、分子量：310、YL983U）100重量部、表面にシランカップリング剤がコーティングされた平均粒径が1.8μmで、最大粒子の直径が15μm以下のSiO₂球状粒子（アドテック社製、CRS 1101-CE）72重量部およびレベリング剤（サンノブコ社製ベレノールS4）1.5重量部を容器にとり、攪拌混合することにより、その粘度が23±1℃で30～60Pa・sの樹脂充填材を調製した。なお、硬化剤として、イミダゾール硬化剤（四国化成社製、2E4MZ-CN）6.5重量部を用いた。

【0104】（b）光学素子挿入用基板の製造

（1）厚さ0.8mmのガラスエポキシ樹脂またはBT（ビスマレイミドトリアジン）樹脂からなる絶縁性基板1の両面に18μmの銅箔8がラミネートされている両面銅張積層板を出発材料とした（図1（a）参照）。まず、この銅張積層板をドリル削孔し、無電解めっき処理を施すことにより、その表面（貫通孔の壁面を含む）に導体層12を形成した（図1（b）参照）。

【0105】（2）次に、導体層12を形成した基板1を水洗いし、乾燥した後、NaOH（10g/l）、NaClO₂（40g/l）、Na₃PO₄（6g/l）を含む水溶液を黒化浴（酸化浴）とする黒化处理、および、NaOH（10g/l）、NaBH₄（6g/l）を含む水溶液を還元浴とする還元処理を行い、導体層12の表面に粗化面（図示せず）を形成した。

【0106】（3）次に、上記（a）に記載した樹脂充填材を調製した後、下記の方法により調製後24時間以内に、その壁面に導体層12を形成した貫通孔内に樹脂充填材10'の層を形成した。即ち、スキージを用いて貫通孔内に樹脂充填材を押し込んだ後、100℃、20分の条件で乾燥させた（図1（c）参照）。

【0107】（4）上記（3）の処理を終えた基板の片面を、#600のベルト研磨紙（三共理化学社製）を用いたベルトサンダー研磨により、樹脂充填材10'の層の露出面および導体層12の表面が平坦になるように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行った。このような一連の研磨を基板の他方の面についても同様に行った。次いで、100℃で1時間、120℃で3時間、150℃で1時間、180℃で7時間の加熱処理を行って樹脂充填材層10を形成した（図1（d）参照）。

【0108】（5）次に、導体層12を形成した基板の片面に、無電解めっき処理を施すことにより導体層14を形成した（図1（e）参照）。なお、導体層14を形成する面には、予め、パラジウム触媒を付与しておき、導体層14を形成しない側の面には、めっきレジストを形成しておくことにより、基板の片面に導体層14を形成した。

【0109】（6）導体層12や導体層14を形成した基板の導体回路（スルーホールランド部分を含む）形成部に相当する部分にエッチングレジスト（図示せず）を形成した後、エッチング処理を施すことにより、その内部に樹脂充填材層10が形成され、かつ、その上部に蓋めっき層16が形成されたスルーホール6と、導体回路（図示せず）とを形成した（図1（f）参照）。

【0110】なお、エッチングレジストの形成は、市販の感光性ドライフィルムを張り付け、マスクを載置して、100mJ/cm²で露光し、0.8%炭酸ナトリウム水溶液で現像処理することにより行った。また、エッチング処理は、硫酸と過酸化水素との混合液を用いて

行った。

【0111】(7)次に、基板の片側の導体回路非形成部にエポキシ樹脂系接着剤を塗布することにより接着剤層(図示せず)を形成した。

(8)さらに、基板の中央部にルータ加工により貫通孔9を形成し、光学素子挿入用基板とした(図1(g)参照)。

【0112】B. パッケージ基板の作製

(a) 層間樹脂絶縁層用樹脂フィルムの作製

ビスフェノールA型エポキシ樹脂(エポキシ当量469、油化シェルエポキシ社製エビコート1001)30重量部、クレゾールノボラック型エポキシ樹脂(エポキシ当量215、大日本インキ化学工業社製エビクロンN-673)40重量部、トリアジン構造含有フェノールノボラック樹脂(フェノール性水酸基当量120、大日本インキ化学工業社製フェノライトKA-7052)30重量部をエチルジグリコールアセテート20重量部、ソルベントナフサ20重量部に攪拌しながら加熱溶解させ、そこへ末端エポキシ化ポリブタジエンゴム(ナガセ化成工業社製デナレックスR-45EPT)15重量部と2-フェニル-4,5-ビス(ヒドロキシメチル)イミダゾール粉砕品1.5重量部、微粉砕シリカ2重量部、シリコン系消泡剤0.5重量部を添加しエポキシ樹脂組成物を調製した。得られたエポキシ樹脂組成物を厚さ38 μ mのPETフィルム上に乾燥後の厚さが50 μ mとなるようにロールコーターを用いて塗布した後、80~120℃で10分間乾燥させることにより、層間樹脂絶縁層用樹脂フィルムを作製した。

【0113】(b) 樹脂充填材の調製

光学素子挿入用基板の作製の(a)の工程と同様にして行った。

【0114】(c) パッケージ基板の製造

(1)厚さ0.8mmのガラスエポキシ樹脂またはBT(ビスマレイミドトリアジン)樹脂からなる絶縁性基板21の両面に18 μ mの銅箔28がラミネートされている両面銅張積層板を出発材料とした(図2(a)参照)。まず、この銅張積層板をドリル削孔し、無電解めっき処理を施し、パターン状にエッチングすることにより、基板の両面に下層導体回路24とスルーホール29とを形成した(図2(b)参照)。

【0115】(2)下層導体回路24を形成した基板21を水洗いし、乾燥した後、NaOH(10g/l)、NaClO₂(40g/l)、Na₃PO₄(6g/l)を含む水溶液を黒化浴(酸化浴)とする黒化処理、および、NaOH(10g/l)、NaBH₄(6g/l)を含む水溶液を還元浴とする還元処理を行い、下層導体回路24の表面に粗化面(図示せず)を形成した。

【0116】(3)次に、上記(b)に記載した樹脂充填材を調製した後、下記の方法により調製後24時間以内に、スルーホール29内および基板21の片面の導体

回路非形成部と下層導体回路24の外縁部とに樹脂充填材30'の層を形成した。即ち、まず、スキージを用いてスルーホール内に樹脂充填材を押し込んだ後、100℃、20分の条件で乾燥させた。次に、導体回路非形成部に相当する部分が開口したマスクを基板上に載置し、スキージを用いて凹部となっている導体回路非形成部にも樹脂充填材を充填し、100℃、20分の条件で乾燥させることにより樹脂充填材30'の層を形成した(図2(c)参照)。

【0117】(4)上記(3)の処理を終えた基板の片面を、#600のベルト研磨紙(三共理化学社製)を用いたベルトサンダー研磨により、導体回路24の表面やスルーホール29のランド表面に樹脂充填材30'が残らないように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行った。このような一連の処理を基板の他方の面についても同様に行った。次いで、100℃で1時間、120℃で3時間、150℃で1時間、180℃で7時間の加熱処理を行って樹脂充填材層30を形成した。

【0118】このようにして、スルーホール29や導体回路非形成部に形成された樹脂充填材層30の表層部および導体回路24の表面を平坦化し、樹脂充填材層30と導体回路24の側面とが粗化面(図示せず)を介して強固に密着し、また、スルーホール29の内壁面と樹脂充填材層30とが粗化面(図示せず)を介して強固に密着した絶縁性基板を得た(図2(d)参照)。この工程により、樹脂充填材層30の表面と導体回路24の表面とが同一平面となる。

【0119】(5)上記基板を水洗、酸性脱脂した後、ソフトエッチングし、次いで、エッチング液を基板の両面にスプレーで吹き付けて、導体回路24の表面とスルーホール29のランド表面をエッチングすることにより、導体回路24の全表面に粗化面(図示せず)を形成した。エッチング液として、イミダゾール銅(II)錯体10重量部、グリコール酸7重量部、塩化カリウム5重量部を含むエッチング液(メック社製、メックエッチボンド)を使用した。

【0120】(6)次に、上記(a)で作製した層間樹脂絶縁層用樹脂フィルムを、温度50~150℃まで昇温しながら、0.5MPaで真空圧着ラミネートして貼り付け、樹脂フィルム層22 α を形成した(図2(e)参照)。

【0121】(7)次に、樹脂フィルム層22 α 上に、厚さ1.2mmの貫通孔が形成されたマスクを介して、波長10.4 μ mのCO₂ガスレーザにて、ビーム径4.0mm、トップハットモード、パルス幅8.0 μ s、マスクの貫通孔の径1.0mm、1ショットの条件で樹脂フィルム層22 α に、直径80 μ mのバイアホール用開口26を形成し、層間樹脂絶縁層22とした(図3(a)参照)。

23

【0122】(8) バイアホール用開口26を形成した基板を、60g/lの過マンガン酸を含む80℃の溶液に10分間浸漬し、層間樹脂絶縁層22の表面に存在するエポキシ樹脂粒子を溶解除去することにより、バイアホール用開口26の内壁面を含む層間樹脂絶縁層22の表面に粗化面(図示せず)を形成した。

【0123】(9) 次に、上記処理を終えた基板を、中和溶液(シブレイ社製)に浸漬してから水洗いした。さらに、粗面化処理(粗化深さ3μm)した該基板の表面に、パラジウム触媒を付与することにより、層間樹脂絶縁層22の表面(バイアホール用開口26の内壁面を含む)に触媒核を付着させた(図示せず)。即ち、上記基板を塩化パラジウム(PdCl₂)と塩化第一スズ(SnCl₂)を含む触媒液中に浸漬し、パラジウム金属を析出させることにより触媒を付与した。

【0124】(10) 次に、以下の組成の無電解銅めっき液中に、基板を浸漬し、層間樹脂絶縁層22の表面(バイアホール用開口26の内壁面を含む)に厚さ0.6~3.0μmの無電解銅めっき膜(薄膜導体層)32を形成した(図3(b)参照)。

〔無電解めっき液〕

NiSO ₄	0.003 mol/l
酒石酸	0.200 mol/l
硫酸銅	0.030 mol/l
HCHO	0.050 mol/l
NaOH	0.100 mol/l
α、α'-ピピリジル	100 mg/l
ポリエチレングリコール(PEG)	0.10 g/l

〔無電解めっき条件〕

34℃の液温度で40分

【0125】(11) 次に、無電解銅めっき膜32が形成された基板に市販の感光性ドライフィルムを張り付け、マスクを載置して、100mJ/cm²で露光し、0.8%炭酸ナトリウム水溶液で現像処理することにより、めっきレジスト23を設けた(図3(c)参照)。

【0126】(12) ついで、基板を50℃の水で洗浄して脱脂し、25℃の水で水洗後、さらに硫酸で洗浄してから、以下の条件で電解めっきを施し、めっきレジスト23非形成部に、電解銅めっき膜33を形成した(図3(d)参照)。

〔電解めっき液〕

硫酸	2.24 mol/l
硫酸銅	0.26 mol/l
添加剤	19.5 ml/l

(アトテックジャパン社製、カバラシDGL)

〔電解めっき条件〕

電流密度	1 A/dm ²
時間	65 分
温度	22±2 °C

【0127】(13) さらに、めっきレジスト23を5

24

%KOHで剥離除去した後、そのめっきレジスト23下の無電解めっき膜を硫酸と過酸化水素との混合液でエッチング処理して溶解除去し、上層導体回路25(バイアホール27を含む)とした(図4(a)参照)。

【0128】(14) 次に、上層導体回路25等を形成した基板をエッチング液に浸漬し、上層導体回路25(バイアホール27を含む)の表面に粗化面(図示せず)を形成した。なお、エッチング液としては、メック社製、メックエッチボンドを使用した。

【0129】(15) 次に、ジエチレングリコールジメチルエーテル(DMDG)に60重量%の濃度になるように溶解させた、クレゾールノボラック型エポキシ樹脂(日本化薬社製)のエポキシ基50%をアクリル化した感光性付与のオリゴマー(分子量:4000)46.67重量部、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂(油化シェル社製、商品名:エビコート1001)15.0重量部、イミダゾール硬化剤(四国化成社製、商品名:2E4MZ-CN)1.6重量部、感光性モノマーである2官能アクリルモノマー(日本化薬社製、商品名:R604)4.5重量部、同じく多価アクリルモノマー(共栄化学社製、商品名:DPE6A)1.5重量部、分散系消泡剤(サンノブコ社製、S-65)0.71重量部を容器にとり、攪拌、混合して混合組成物を調製し、この混合組成物に対して光重合開始剤としてベンゾフェノン(関東化学社製)2.0重量部、光増感剤としてのミヒラーケトン(関東化学社製)0.2重量部、を加えることにより、粘度を25℃で2.0Pa・sに調整したソルダーレジスト組成物を得た。また、粘度測定は、B型粘度計(東京計器社製、DVL-B型)で60rpm(min⁻¹)の場合はローターNo.4、6rpm(min⁻¹)の場合はローターNo.3によった。なお、ソルダーレジスト組成物としては、市販のソルダーレジスト組成物を用いることもできる。

【0130】(16) 次に、上層導体回路25等を形成した基板の両面に、上記ソルダーレジスト組成物を塗布し、70℃で20分間、70℃で30分間の条件で乾燥処理を行い、ソルダーレジスト組成物の層34αを形成した(図4(b)参照)。次いで、開口部のパターンが描画された厚さ5mmのフォトマスクをソルダーレジスト組成物の層34αに密着させて1000mJ/cm²の紫外線で露光し、DMTG溶液で現像処理し、開口31を形成した。そして、さらに、80℃で1時間、100℃で1時間、120℃で1時間、150℃で3時間の条件でそれぞれ加熱処理を行ってソルダーレジスト組成物の層34αを硬化させ、開口31を有するソルダーレジスト層34を形成した(図4(c)参照)。

【0131】(17) 次に、ソルダーレジスト層34を形成した基板を、塩化ニッケル(2.3×10⁻¹mol/l)、次亜リン酸ナトリウム(2.8×10⁻¹m

0.1/l)、クエン酸ナトリウム (1.6×10^{-1} mol/l)を含むpH=4.5の無電解ニッケルめっき液に20分間浸漬して、開口31の一部に厚さ5μmのニッケルめっき層を形成した。さらに、その基板をシアン化金カリウム (7.6×10^{-3} mol/l)、塩化アンモニウム (1.9×10^{-1} mol/l)、クエン酸ナトリウム (1.2×10^{-1} mol/l)、次亜リン酸ナトリウム (1.7×10^{-1} mol/l)を含む無電解金めっき液に80℃の条件で7.5分間浸漬して、ニッケルめっき層上に、厚さ0.03μmの金め

10 き層を形成し、パッケージ基板とした(図4(d)参照)。なお、図中では、ニッケルめっき層および金め

き層の2層を合わせてめっき層36と示す。
 【0132】C. ICチップ実装用基板の作製
 (1) マスラミネート方式による積層プレスを行い、上記Aで作製した光学素子挿入用基板と、上記Bで作製したパッケージ基板とを上記光学素子挿入用基板に形成した接着剤層を介して貼り合わせた基板を得た(図5(a)参照)。即ち、両者の位置合わせを行った後、150℃まで昇温し、さらに5MPaの圧力でプレスすることにより光学素子挿入用基板とパッケージ基板とを貼り合わせた。

【0133】(2) 次に、光学素子挿入用基板に形成した貫通孔9より露出したパッケージ基板の表面に、受光素子38および発光素子39を、受光部38aおよび発光部39aがそれぞれ上方に露出するように銀ペーストを用いて取り付けた。なお、受光素子38としては、InGaAsからなるものを用い、発光素子39としては、InGaAsPからなるものを用いた。

【0134】(3) 次に、受光素子38および発光素子39の電極と貫通孔9より露出したパッケージ基板の表面のめっき層36とをワイヤボンディングにより接続した(図5(b)参照)。ここで、ワイヤ40としては、Au製のワイヤを用いた。

【0135】(4) 次に、光学素子挿入用基板に形成した貫通孔9内に、エポキシ樹脂を含む樹脂組成物を印刷により充填し、その後、この樹脂組成物を乾燥させた。さらに、樹脂組成物の露出面にバフ研磨と鏡面研磨とを施した。その後、加熱処理を行い、樹脂充填層41とした(図5(c)参照)。なお、樹脂充填層41は、その上面と下面との間の波長0.85μm光の垂直方向の透過率が93%である。

【0136】(5) 次に、上記パッケージ基板の作製の(15)の工程で調製した solder レジスト組成物と同様の樹脂組成物を調製し、これを基板の光学素子挿入用基板側に塗布し、70℃で20分間、70℃で30分間の条件で乾燥処理を行い、solder レジスト組成物の層54αを形成した(図6(a)参照)。なお、ここで、樹脂充填層41の表面にはsolder レジスト組成物を塗布しなかった。次いで、開口部のパターンが描画された厚

さ5mmのフォトマスクをsolder レジスト組成物の層54αに密着させて1000mJ/cm²の紫外線で露光し、DMTG溶液で現像処理し、開口51を形成した。そして、さらに、80℃で1時間、100℃で1時間、120℃で1時間、150℃で3時間の条件でそれぞれ加熱処理を行ってsolder レジスト組成物の層54αを硬化させ、開口51を有するsolder レジスト層54を形成した(図6(b)参照)。従って、この工程を終えた際には、光学素子挿入用基板側にはsolder レジスト層54が、パッケージ基板側にはsolder レジスト層34がそれぞれ形成されていることとなる。

【0137】(6) 次に、solder レジスト層54を形成した基板を、塩化ニッケル (2.3×10^{-1} mol/l)、次亜リン酸ナトリウム (2.8×10^{-1} mol/l)、クエン酸ナトリウム (1.6×10^{-1} mol/l)を含むpH=4.5の無電解ニッケルめっき液に20分間浸漬して、開口51の一部に厚さ5μmのニッケルめっき層55を形成した。さらに、その基板をシアン化金カリウム (7.6×10^{-3} mol/l)、塩化アンモニウム (1.9×10^{-1} mol/l)、クエン酸ナトリウム (1.2×10^{-1} mol/l)、次亜リン酸ナトリウム (1.7×10^{-1} mol/l)を含む無電解金めっき液に80℃の条件で7.5分間浸漬して、ニッケルめっき層55上に、厚さ0.03μmの金め

き層56を形成した。
 【0138】(7) 次に、solder レジスト層34の有する開口31、および、solder レジスト層54に形成した開口51に半田ペースト(Sn/Ag=96.5/3.5)を印刷し、250℃でリフローすることによりフリップチップ用半田バンプ57およびBGA用半田バンプ58を形成し、ICチップ実装用基板を得た(図6(c)参照)。

【0139】このようにして得られたICチップ実装用基板について、フリップチップ実装によりICチップを実装し、さらに、受光素子の受光部に対向する位置に光ファイバの端面を配置し、発光素子の発光部に対向する位置に検出器を取り付け、その後、光ファイバを介して光信号を送り、ICチップで演算させた後、検出器で光信号を検出したところ、所望の光信号を検出することができた。

【0140】

【発明の効果】以上説明したように、本発明のICチップ実装用基板の製造方法では、接続信頼性に優れる光通信を達成するとともに、端末機器の小型化に寄与することができるICチップ実装用基板を好適に製造することができる。

【図面の簡単な説明】

【図1】(a)～(c)は、本発明のICチップ実装用基板の製造方法における光学素子挿入用基板を作製する工程を模式的に示す部分断面図である。

【図2】(a)～(e)は、本発明のICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図3】(a)～(d)は、本発明のICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図4】(a)～(d)は、本発明のICチップ実装用基板の製造方法におけるパッケージ基板を作製する工程の一部を模式的に示す部分断面図である。

【図5】(a)～(c)は、本発明のICチップ実装用基板の製造方法の一部を模式的に示す部分断面図である。

【図6】(a)～(c)は、本発明のICチップ実装用基板の製造方法の一部を模式的に示す部分断面図である。

【符号の説明】

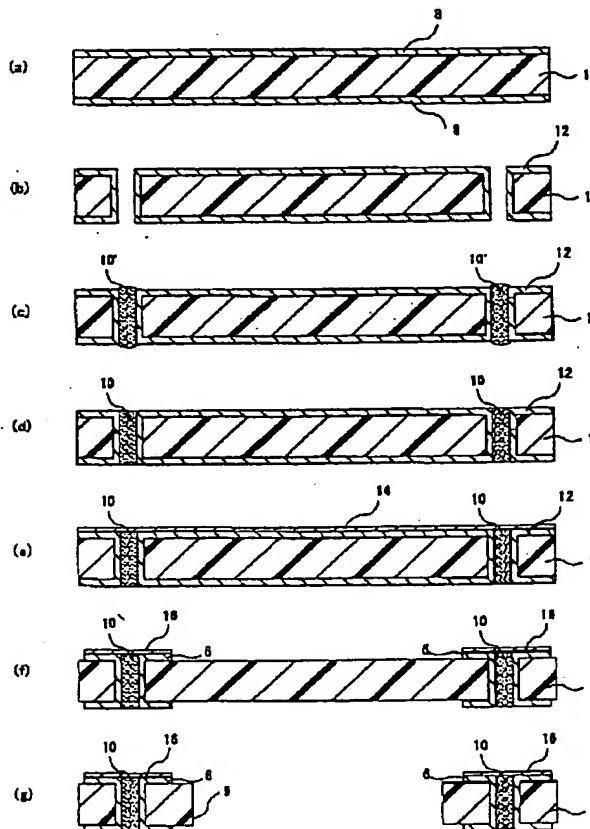
- 1、21 絶縁性基板
- 8、28 銅箔
- 4、24 下層導体回路
- 6、29 スルーホール

* 9 貫通孔

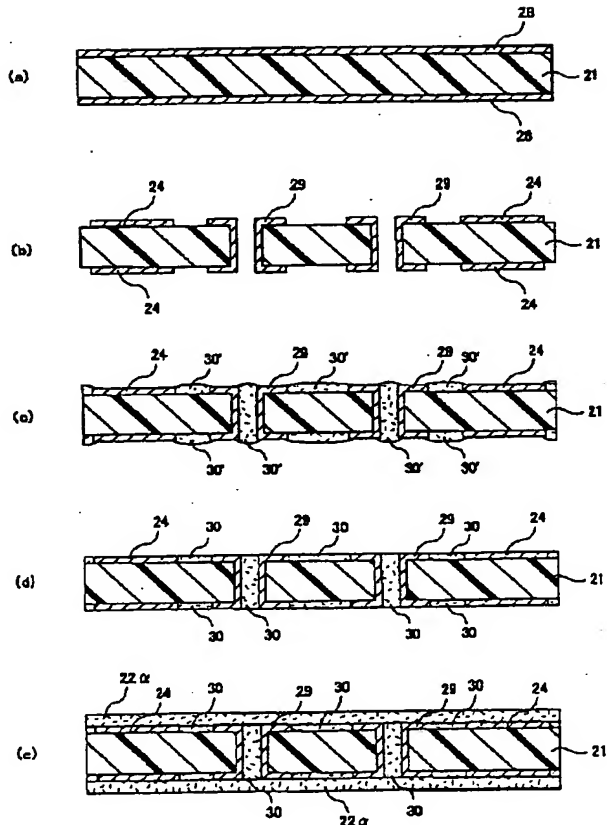
- 10、30 樹脂充填材層
- 12 導体層
- 14 導体層
- 16 蓋めっき層
- 22 層間樹脂絶縁層
- 23 めっきレジスト
- 25 導体回路
- 27 バイアホール
- 32 薄膜導体層
- 33 電解めっき膜
- 34、54 ソルダーレジスト層
- 36 めっき層
- 38 受光素子
- 39 発光素子
- 40 ワイヤ
- 41 樹脂充填層
- 57 フリップチップ用半田バンプ
- 58 BGA用半田バンプ

*20

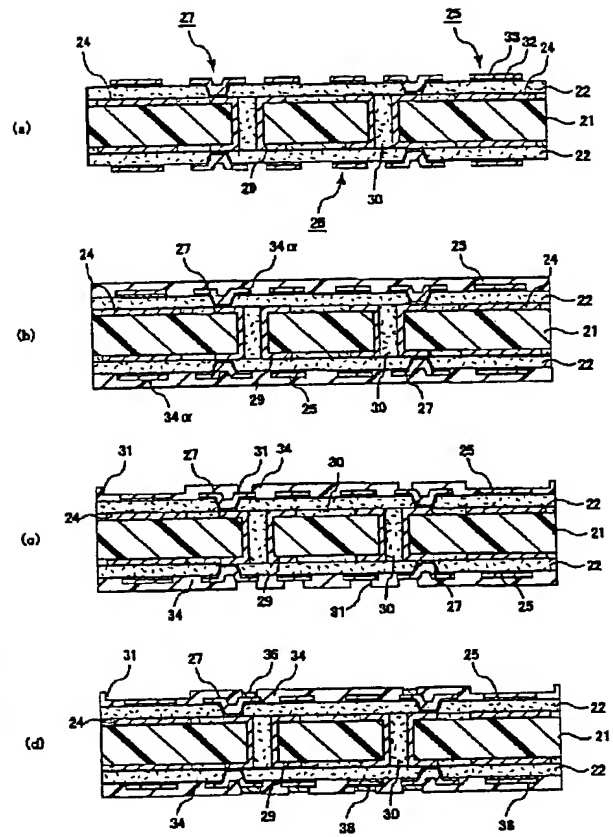
【図1】



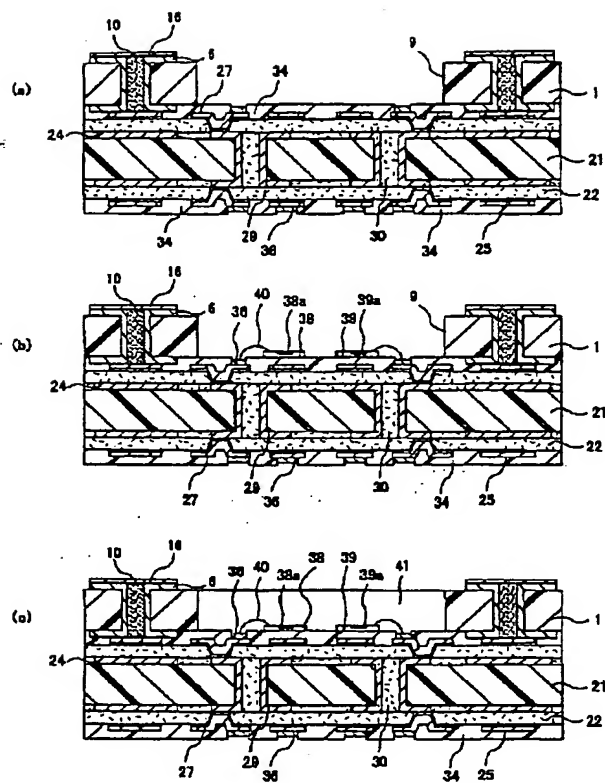
【図2】



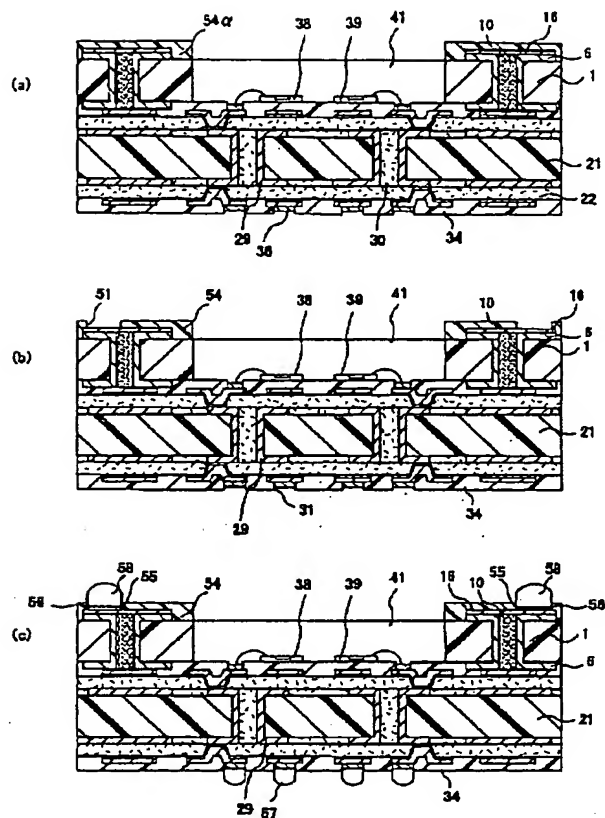
【图4】



【図5】



【図6】



フロントページの続き

(51)Int.Cl.⁷

H01L 33/00

H01S 5/022

識別記号

F I

H01S 5/022

H01L 31/02

タームコード (参考)

B

F ターム (参考) 5E346 AA12 AA15 AA17 AA22 AA32
AA41 AA43 AA51 CC04 CC08
EE41 EE43 FF45 HH22
5F041 DA02 DA07 DA20 DA43 DA83
DC84 EE01 FF14
5F073 FA06 FA27 FA28 FA29 FA30
5F088 BA16 EA06 EA09 JA06 JA10
JA14 JA20
5F089 AA01 AC17 BC25 EA01 EA04
EA06

BLANK PAGE